

Abstract for JP 07-134301

A liquid crystal display device includes a pair of substrates at least one of which is transparent, an electrode formed on said substrate, a liquid crystal layer interposed between said substrates, polarizing plates located outside of said substrates, and means for applying an electric field to the liquid crystal layer through said electrode. Said electrode can apply at least two direction of electric field. The orientation of liquid crystal molecules, which forms bright and dark states, of the liquid crystal display device is controlled by applied electric field.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-134301

(43) 公開日 平成7年(1995)5月23日

(51) Int.Cl.⁸

G 0 2 F 1/1343

1/133

1/136

G 0 9 G 3/36

識別記号

5 7 5

5 0 0

庁内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数9 O L (全 8 頁)

(21) 出願番号

特願平5-279243

(22) 出願日

平成5年(1993)11月9日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 寺尾 弘

茨城県日立市大みか町七丁目1番1号 株式会社日立製作所日立研究所内

(72) 発明者 津村 誠

茨城県日立市大みか町七丁目1番1号 株式会社日立製作所日立研究所内

(74) 代理人 弁理士 高橋 明夫 (外1名)

(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【構成】少なくとも一方が透明な一対の基板、該基板上に形成された電極、前記基板間に挟持された液晶層と前記基板の外側に偏光板を有し、前記電極を介して液晶層に電界を印加する電界印加手段を備えた液晶表示装置であって、前記電極は少なくとも画素部において基板面に平行で、かつ、少なくとも2方向に電界が印加できるよう構成されており、明状態と暗状態とを形成する液晶の配向を印加電界によって制御する液晶表示装置にある。

【効果】従来のものに比べて応答速度が速く、視野角がいずれの方向からも広く、必ずしも配向手段を必要としない液晶表示装置が得られる。

【特許請求の範囲】

【請求項1】 少なくとも一方が透明な一对の基板、該基板上に形成された電極、前記基板間に挟持された液晶層と前記基板の外側に偏光板を有し、前記電極を介して液晶層に電界を印加する電界印加手段を備えた液晶表示装置であって、前記電極は少なくとも画素部において基板面に平行で、かつ、少なくとも2方向に電界が印加できるよう構成されていることを特徴とする液晶表示装置。

【請求項2】 少なくとも画素部において基板面に平行で、かつ、少なくとも2方向に電界を印加できるよう構成されている電極が、前記一对の基板のいずれか一方に設けられている請求項1に記載の液晶表示装置。

【請求項3】 前記電極がマトリクス状に形成されアクティブ素子を備えている請求項1または2に記載の液晶表示装置。

【請求項4】 前記アクティブ素子が薄膜トランジスタ(TFT)である請求項3に記載の液晶表示装置。

【請求項5】 少なくとも画素部において基板面に平行で、かつ、2方向に電界を印加できるよう構成された電極からなり、前記2方向の電界方向のなす角度が40度～50度である請求項1～4のいずれかに記載の液晶表示装置。

【請求項6】 前記電極は少なくとも画素部において基板面に平行で、かつ、3方向に電界が印加できるよう構成され、前記3方向のうちの1方向を基準として他の2方向のなす角度が40度～50度と-40度～-50度である請求項1～4のいずれかに記載の液晶表示装置。

【請求項7】 前記基板上に無電界時に液晶分子を所定の方向に配向させる配向手段が設けられている請求項1～6のいずれかに記載の液晶表示装置。

【請求項8】 前記基板の一方と偏光板との間に位相差板が設けられている請求項1～7のいずれかに記載の液晶表示装置。

【請求項9】 前記基板の一方にカラーフィルタが設けられている請求項1～8のいずれかに記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、広視野角、高コントラスト、高速応答の液晶表示装置に関する。

【0002】

【従来の技術】 従来、基板面に対し平行に電界が印加される液晶表示装置には、例えば、特開昭63-21907号公報、WO91/10936に示されるような櫛歯形状の電極を有する液晶表示装置がある。これらの液晶表示装置では、基板上に形成された配向膜等の配向手段により配向させて初期または電圧無印加時の液晶の配向を制御している。

【0003】

【発明が解決しようとする課題】 前記において、電圧無印加時から電圧を印加して液晶が電界方向に配向するまでの時間は電界強度に依存し、電極間距離等を調整して電界強度を変えることにより短くすることが可能である。しかし、電圧印加状態から電圧印加を止めることにより、液晶分子が元の配向方向に戻るまでの時間は、主に液晶の粘度や弾性定数に依存し、上記の様に印加電圧を調整しても短縮できない。

【0004】 通常の液晶のバルク粘度は、20～40 cP (20℃) であり、元の配向方向に液晶分子に戻るまでの時間は100 msを超え、動画やマウス対応の液晶表示装置としては、応答時間が長すぎるために問題となっていた。

【0005】 本発明の目的は、応答時間の短い液晶表示装置を提供することにある。

【0006】

【課題を解決するための手段】 前記課題を解決する本発明の要旨は次のとおりである。

【0007】 (1) 少なくとも一方が透明な一对の基板、該基板上に形成された電極、前記基板間に挟持された液晶層と前記基板の外側に偏光板を有し、前記電極を介して液晶層に電界を印加する電界印加手段を備えた液晶表示装置であって、前記電極は少なくとも画素部において基板面に平行で、かつ、少なくとも2方向に電界が印加できるよう構成されている液晶表示装置にある。

【0008】 本発明は、上記のとおり基板と平行な面内で少なくとも2方向の電界を印加して表示画素部の液晶分子の配向を制御して、明状態と暗状態とを形成するものである。

【0009】 前記電界印加手段としては、電極に単に駆動回路を具備したもの、マトリクス状にアクティブ素子を備えたもの、或いは、全てをマトリクス状のアクティブ素子としたものでもよい。

【0010】 上記マトリクス状のアクティブ素子としては薄膜トランジスタ(TFT)を用いることができる。この場合、駆動電圧低減のために対向電極には交流電圧を印加することができる。

【0011】 更にまた、液晶表示装置を簡略化するため電界を印加する電極の全てを同一基板上に設けてもよい。

【0012】 基板に平行な面内で液晶に印加される2つの電界方向のなす角度は、コントラスト向上のため40～50度、好ましくは45度に設定するのがよい。また、視野角を拡大するため基板に平行な面内に印加される3つの電界の方向のうち、1方向を基準にして、他の2方向のなす角度が40～50度と-50～-40度、好ましくは45度と-45度に設定するのがよい。

【0013】 なお、本発明では液晶の配向を電界の印加によって制御するので、必ずしも配向膜は必要としないが、封入した液晶の初期配向を整えたり、電界による液

3

晶の配向の補助的手段、または、ドメイン発生の防止のために用いることは差し支えない。

【0014】また、位相差を補正するため一方の基板と偏光板との間に位相差板を設けてもよい。位相差板を挿入することにより、液晶層のリターデーション（常光と異常光との光路差を示す量）に対して、パネル全体としてみた時、適切なリターデーションになるよう補正することにより最大透過率、最大コントラストを得ることができる。また、所望の配向方向からずれて配向する僅かな液晶分子による位相差を補正することもできる。

【0015】更に、配向膜を用いる場合、配向方向以外に電界によって液晶を配向させる時でも、配向方向に配向する界面近傍の僅かな液晶分子により生じる微小な位相差を位相差板により補正することができる。位相差板は主に暗状態の透過率を下げ、コントラスト向上に効果がある。

【0016】また、カラーフィルタを組合せてカラー液晶表示装置を提供することができる。なお、カラーフィルタは公知のものが用いられ、それは基板上に設ける。

【0017】

【作用】基板面に平行な面内で表示画素部の液晶層に対して少なくとも2方向に電界を印加することによって、明状態、暗状態を示す液晶分子の配向状態を制御することができる。特に、液晶が所定の配向状態に達するまでの時間（応答時間）を短縮することができるので高速応答の表示素子が得られる。

【0018】従来方式の液晶表示装置では、電界の印加を止めることにより電界から開放された液晶分子が、配向膜により元の配向方向に戻るまでの時間は、液晶の粘性や弾性定数に依存する。本発明は、液晶の配向方向が上記電界印加により強制的に制御されるために、応答速度を大幅に向上することができる。

【0019】また、マトリクス状のアクティブ素子は、微小な領域の精密な配向制御を可能にするので、特に好ましい。

【0020】基板に平行な面内で画素部の液晶層に対して印加される2つの電界の方向のなす角度を、40度～50度、好ましくは45度とすることによりコントラストを向上することができる。また、基板に平行な面内で印加される1つの電界方向に対し、他の2つの電界方向を40度～50度と-50度～-40度、望ましくは45度と-45度に設定し、画素部の微小な領域内で液晶の配向方向を反転させることにより、視野角を拡大し、その角度依存性の減少を可能にする。

【0021】なお、マトリクス状のアクティブ素子としてTFTを用いて、対向電極には交流電圧を印加することにより駆動電圧を低減することができる。

【0022】

【実施例】本発明を実施例に基づき具体的に説明する。

【0023】〔実施例1〕表面を研磨した厚さ1.1

4

mmのガラス基板2枚を用い、図1の概略図に示すように、上基板には図1(a)、下基板には図1(b)で示すようなパターン（1画素分）の電極（1画素分）をそれぞれ形成した。なお、上下の電極は上から見て互いに45度の角度をなすように形成した。

【0024】本実施例においては、電極材料としてはアルミニウムを用いたが、特にこれに限定されず、電気抵抗の低い材料、例えば、クロム、銅等を用いて形成してもよい。電極1、2および電極3、4の間隔は6.5μm、電極幅は4μmとした。

【0025】上記2枚の基板は電極1、2と電極3、4とが対向するように配置し、スペーサを介して組立て両基板のギャップを7μmに調整して液晶セルを構成した。これに、誘電率異方性 $\Delta\epsilon$ が4.3（20℃）、屈折率異方性 Δn が0.072（589nm, 20℃）、粘度 η が25cp（20℃）のネマチック液晶（チソ製）を注入して封止した。

【0026】そのままではドメインが発生する場合は、液晶層が等方層になるまで一旦加熱し、電極1に3Vを印加し、電極2を0Vに設定して冷却し、ドメインを消した。

【0027】上記液晶セル基板を2枚の偏光板で挟み、一方の偏光軸が図1(b)の傾斜した電極3、4と平行に、また、他方の偏光軸が上記偏光軸と垂直になるように配置し貼付けた。

【0028】図1(b)に示す電極3に1Vの電圧を印加し、電極4は0Vに設定する。また、図1(a)に示す電極1、2には0.5Vの電圧を印加する。これにより、各画素の開口部では図2(a)の模式図に示すように、概ね液晶分子5の多くは同一方向に配向し、一方の偏光板を通過した光は他方の偏光板によって遮られて暗状態を示した。

【0029】次に、電極3、4の電圧は1Vと0Vを保持したまま電極1に電圧 V_a （但し、 $3V \leq V_a \leq 10V$ とする）を印加し、電極2の電圧を0Vに設定する。各画素の開口部では図2(b)の模式図に示すように、液晶分子5は電界により配向方向が変化する。これにより液晶分子5の配向方向が2枚の偏光板の偏光軸の中間に位置するため一方の偏光板を通過した光の偏光方向は液晶分子5によって変化するものゝ、他方の偏光板を通過し明状態を示した。

【0030】暗状態から明状態した時、総輝度変化に対して輝度変化が90%になる時間を T_r とする。電極3の電圧を V_a' （但し、 $0V < V_a' < 3V$ とする）、電極4の電圧を0Vに設定し、電極1、2の電圧を $V_a'/2$ にして明状態から暗状態にする時、総輝度変化に対して輝度変化が90%になる時間を T_f とする。

【0031】図3に、電極1、2間の電界強度に対する応答速度 T_r と、電極3、4間の電界強度に対する応答速度 T_f を示す。

5

【0032】 T_r は電界強度 $0.7V/\mu m$ 以上で $50ms$ 以下、 T_f はいずれの場合も $50ms$ 以下であった。また、 $V_a=10V$ での暗状態と明状態の最大コントラストは80であった。

【0033】〔比較例 1〕図1(b)で示すような電極を下基板に形成せずに、ポリイミド系配向膜を塗布、焼成した。一方、上基板には図1(a)に示すようなパターンの電極を形成した後、ポリイミド系配向膜を塗布、焼成した。上下基板上の配向膜にラビングを施し、ラビング方向は互いに平行で、かつ、上基板に形成された電極間に電圧が印加された時生じる電界の方向に対して85度の角度をなすようにした。

【0034】実施例1と同様にして液晶セルを作製し、液晶を封入した。一方の偏光板はその偏光軸がラビング方向と平行に、他方はその偏光軸がラビング方向と垂直になるよう配置し貼付けた。これによりノーマリクローズ特性の液晶表示装置が得られた。

【0035】暗状態から明状態（または明状態から暗状態）に変化する時の総輝度変化に対し90%輝度に変化する時間：応答速度 T_r （応答速度 T_f ）と、電極1、2間の電界強度との関係を図4に示す。 T_r は電界強度 $0.8V/\mu m$ 以上で $50ms$ 以下になるが、 T_f は電界強度による変化はほとんど認められず、約 $100ms$ であった。

【0036】〔実施例 2〕液晶セルの構成は実施例1と同様にし、液晶に $\Delta\epsilon$ が -4.8 （ $20^\circ C$ ）、 Δn が 0.044 （ $589nm$ 、 $20^\circ C$ ）、 η が $57cp$ （ $20^\circ C$ ）のネマチック液晶ZLI-2806（メルク製）を用いてその応答特性を調べた。

【0037】 T_r 、 T_f は実施例1と大差はなく、 $50ms$ 以下の応答が可能であった。しかも、 $V_a=10V$ での暗状態と明状態とのコントラストは100であった。

【0038】〔実施例 3〕液晶セルの構成で上下の電極が画素部で上から見て40度の角度をなすように配置し、他は実施例1と同様にして応答速度を調べた。

【0039】 T_r 、 T_f とも実施例1と大差はなく、 $50ms$ 以下の応答が可能であった。 $V_a=10V$ での暗状態と明状態とのコントラストは60であった。

【0040】〔実施例 4〕液晶セルの構成で上下の電極が画素部で50度の角度をなすように配置し、他は実施例1と同様にして応答速度を調べた。

【0041】 T_r 、 T_f とも実施例1と大差はなく、 $50ms$ 以下の応答が可能であった。 $V_a=10V$ での暗状態と明状態とのコントラストは70であった。

【0042】〔実施例 5〕図5(a)、(b)に示すように、表面を研磨した厚さ $1.1mm$ のガラス基板6上にドレイン電極7、ゲート電極8、ソース電極9をマトリクス状に配置し、各画素にTF T10を形成した。

【0043】図5(b)に示すように、TF T10は、

6

ゲート電極8上にゲート絶縁膜13を介してドレイン電極7、ソース電極9が積層されており、それらの電極はアモルファスシリコン12a、及びそのオーミック接合部12bを介して接続されている。

【0044】また、コモン電極11は図5(a)に示すようにゲート電極8との交差部は図5(b)に示すように絶縁層15を介して立体的に配置されている。更に、画素部では電極等を保護する保護膜14が積層されている。ソース電極9とコモン電極11との間隙 $6.5\mu m$ 、電極幅 $4\mu m$ とした。

【0045】対向基板には、実施例1の図1(b)に示すようなパターンでソース電極9と45度の角度をなす電極を形成した。なお、上記と同様に電極間隙 $6.5\mu m$ 、電極幅 $4\mu m$ とした。

【0046】スペーサを挟んで上下基板ギャップを $7\mu m$ となるように調節し組み立てた。液晶としては $\Delta\epsilon$ が 4.3 （ $20^\circ C$ ）、 Δn が 0.072 （ $589nm$ 、 $20^\circ C$ ）、 η が $25cp$ （ $20^\circ C$ ）のネマチック液晶（チソ製）を封入し、実施例1と同様に偏光板を貼付けた。

【0047】コモン電極11をグランドレベルに保ち、ドレイン電極7、ゲート電極8の電圧をコントロールしてソース電極9に $0\sim 10V$ の電圧を印加し、対向基板の2つの電極には V_a' 、 V_b' （但し、 $0\leq V_b' < V_a' \leq 4.5V$ ）の電圧を印加した。その結果、各画素での光透過率の調整が可能となり、各階調の明状態及び暗状態を表示することができた。

【0048】応答速度 T_r は、ソース電極9とコモン電極11間に $1.0V/\mu m$ 以上の電圧を印加した場合共に $50ms$ 以下であった。ソース電極9とコモン電極11間の電界を弱め、暗状態を表示する際の T_f も $50ms$ 以下となった。また、暗状態と明状態の最大コントラストは80であった。

【0049】〔実施例 6〕図6(b)に示すように、表面を研磨した厚さ $1.1mm$ のガラス基板上に電極1、2、9a、9bを形成した。これらをマトリクス状に配置する。

【0050】電極9aはソース電極としてドレイン電極7a、ゲート電極8とともにTF T10aを形成する。同様に電極9bはソース電極としてドレイン電極7b、ゲート電極8とともにTF T10bを形成する。電極1はドレイン電極と交差しないよう立体的に配置する。電極2もドレイン電極、ソース電極と交差しないよう立体的に配置する。電極1と電極9bの中心線の交わる角度 θ は75度とした。但し、 θ は75度に限定されず45~90度の範囲で適宜設定することができる。

【0051】電極1と電極2との間隔及び電極9aと電極9bとの間隔は $30\mu m$ とする。対向基板には導電性物質を使用せず、図6(a)に示すように遮光層17を設けた。スペーサを挟んで上下基板ギャップを $5\mu m$ に調節し両基板を貼合せた。偏光板は、その偏光軸が16

a、16bで示す方向となるよう貼付けた。

【0052】液晶としてはチソ製の $\Delta\epsilon$ が4.3(20℃)、 Δn が0.072(589nm, 20℃)、 η が25cp(20℃)のネマチック液晶を用いた。但し、液晶としてはこれに限らない、例えば、誘電率異方性が負の液晶ZLI-2806(メルク製) $\Delta\epsilon$:-4.8(20℃)、 Δn :0.044(589nm, 20℃)、 η :57cp(20℃)のネマチック液晶を用いてもよい。

【0053】電極1に電圧 V_a 、電極2に電圧 V_b を、更に、ドレイン電極7a、7b、ゲート電極8の電圧を調整して、電極9a、9bに電圧 $(V_a + V_b)/2$ を印加する。但し、 $0 \leq V_b < V_a \leq 20V$ とする。これにより暗状態を示した。

【0054】次に、ドレイン電極7a、ゲート電極8の電圧を調整して電極9aに印加される電圧を $(V_a + V_b)/2 \sim V_a$ の範囲で変化させる。また、同様にドレイン電極7b、ゲート電極8の電圧を調整して電極9bに印加される電圧を $V_b \sim (V_a + V_b)/2$ の範囲で変化させる。これにより各階調の明状態を表示できた。

【0055】応答速度 T_r 、 T_f は、 $V_a = 18V$ 、 $V_b = 0V$ の時ともに50ms以下となった。また、最大コントラストは100であった。

【0056】【実施例7】図5(a)、(b)のように一方の基板に電極とTFTを形成した。他方の対向基板にもドレイン電極、ゲート電極を形成し、図1(b)の電極パターンで画素部の電極を形成して一方をソース電極、他をコモン電極とした。ソース電極は基板上のドレイン電極、ゲート電極と共にTFTを形成する。その他は実施例5と同様にして液晶セルを作製した。

【0057】両基板のコモン電極をグラウンドレベルに保ち、それぞれのドレイン電極、ゲート電極の電圧をコントロールしてソース電極に0~10Vの範囲で印加電圧を調整した。その結果、実施例5の場合よりも光透過率の微調整が可能となり、各階調の明状態及び暗状態を形成でき、最大コントラストも90であった。

【0058】【実施例8】図7(a)、(b)に示すような電極パターンで上下基板にそれぞれ1画素分の電極を形成した。2枚の偏光板の一方の偏光軸が図7

(a)に示す横に伸びた電極に平行になるように、また、もう一方の偏光軸が垂直になるよう配置し貼付けた。その他は実施例1と同様にして液晶セルを作製した。

【0059】図7の電極1に電圧 V_a 、電極2に電圧 V_b 、電極3に電圧 V_a' 、電極4に電圧 V_b' (但し、 $0 \leq V_b, V_b' \leq V_a, V_a' \leq 10V$)を印加し、画素部での透過率を調べたところ、透過率が等しくなる角度が上下左右及びそれらの中間の方向でほぼ一致し、視野角も広いものが得られた。また、暗状態と明状態の最大コントラストは80であった。

【0060】【実施例9】実施例6における両基板の液晶との界面にポリイミド配向膜を塗布、焼成し、16aで示す方向にラビング処理して液晶セルを組立てた。その他は実施例6と同様にした。

【0061】この液晶セルでは液晶封入時や初期状態においてドメインの発生は認められなかった。応答速度に関しては暗状態から明状態に移る速度が実施例6の場合に比べて多少遅いが、 $V_a = 20V$ 、 $V_b = 0V$ の時 T_r 、 T_f は共に50ms以下であった。また、最大コントラストは100であった。

【0062】【実施例10】実施例9の液晶セルにおいて、リターデーションが0.12 μm の位相差板をその光学軸がラビング方向に対し、-45度の方向になるように基板と偏光板の間に挿入した。実施例9と比較してコントラストの向上がみられ、最大コントラストは110以上となった。

【0063】【実施例11】実施例5の液晶セルにおいて、コモン電極の電圧をグラウンドレベルではなく、ドレイン電極の逆相で交流化した電圧を5V印加した。その結果、ドレイン電極に印加する電圧が実施例5の場合に比べて約2/3となり、駆動電圧を低減することができた。

【0064】【実施例12】図8に示すように、な厚さ1.1mmのガラス基板上に電極1、2、3、4、9a、9b、9c、9dを繰り返して形成配置し、電極9aはソース電極としてドレイン電極7a、ゲート電極8aと共にTFT10aを形成する。

【0065】同様に電極9b、7b、8a及び9c、7a、8b更には9d、7b、8bは、TFT10b、10c、10dを形成する。

【0066】電極1、3はドレイン電極と交差しないように立体的に配置する。電極2、4もドレイン電極、ソース電極と交差しないように立体的に配置する。電極1と電極9a及び電極3と電極9dの中心線の交わる角度 θ は75度とした。但し、角度 θ は75度に限定するものではなく、45~90度の範囲内で適宜設定することができる。

【0067】電極1と電極2、電極3と電極4、電極9aと電極9b、電極9cと電極9dとの間隔は30 μm とする。対向基板には導電性物質を使用せず、実施例6の場合のように電極配線部分を覆う遮光層を設けた。その他は実施例6と同様にして液晶セルを作製した。

【0068】図8で、上部画素の電極1、電極9bに電圧 V_a 、電極2、電極9aに電圧 V_b を印加すると暗状態を示した。但し、 $0 \leq V_b < V_a \leq 20V$ であり、電極9a、9bに電圧を印加する際にはドレイン電極7a、7b、ゲート電極8aの電圧を調整する。また、電極9aに印加する電圧を $V_b \sim (V_a + V_b)/2$ の範囲で変化させ、電極9bにかかる電圧を $V_a \sim (V_a + V_b)/2$ の範囲で変化させると、各階調の明状態を表

示することができた。

【0069】図8の下部画素の電極3に電圧 V_a 、電極4に電圧 V_b を印加し、電極9c、9dに電圧 $(V_a + V_b)/2$ を印加すると暗状態を示した。但し、 $0 \leq V_b < V_a \leq 20V$ であり、電極9c、9dに電圧を印加する際にはドレイン電極7a、7b、ゲート電極8bの電圧を調整する。また、電極9cにかかる電圧を $(V_a + V_b)/2 \sim V_a$ の範囲で変化させ、電極9dにかかる電圧を $(V_a + V_b)/2 \sim V_b$ の範囲で変化させると各階調の明状態を表示することができた。

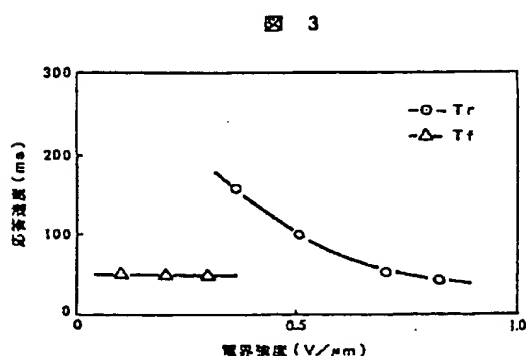
【0070】実施例6の場合に比べて信号を送る各画素の指定が容易になり、高精細表示装置やテレビ用として好適である。

【0071】〔実施例13〕実施例12の液晶セルにおいて、TFTを有する基板の対向基板上に画素の開口部を通り、ジグザグに伸びるR、G、Bからなる3色のカラーフィルタを設けた。カラーフィルタ上には表面を平坦化するために透明なエポキシ樹脂を積層した。配向膜はこの透明エポキシ樹脂上に塗布した。その他の構成は実施例12と同様である。この液晶セルでは各画素の透過率を制御することにより優れたカラー表示が得られた。

【0072】本発明の液晶表示装置は、ノート型パーソナルコンピュータ、ラップトップコンピュータ、ワードプロセッサ、ワークステーション、テレビなどの表示装置、またはビューファースやプロジェクタ等にも用いることが可能である。

【0073】

【図3】



【発明の効果】本発明により応答速度が速く、視野角がいずれの方向からも広く、かつ、必ずしも液晶の配向手段を設けることを必要としない液晶表示装置を提供することができる。

【図面の簡単な説明】

【図1】1画素の電極パターンの概略図である。

【図2】液晶分子の配向状態を示す模式図である。

【図3】実施例1における電界強度と応答速度との関係を示すグラフである。

10 【図4】比較例1における電界強度と応答速度との関係を示すグラフである。

【図5】1画素の電極パターンとTFT形成部分の概略図である。

【図6】1画素の電極パターンと、遮光層パターンの概略図である。

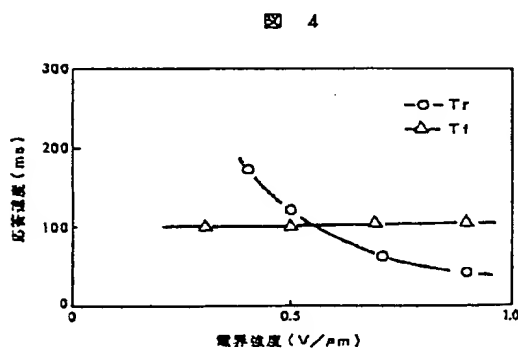
【図7】1画素の電極パターンの概略図である。

【図8】電極パターンの概略図である。

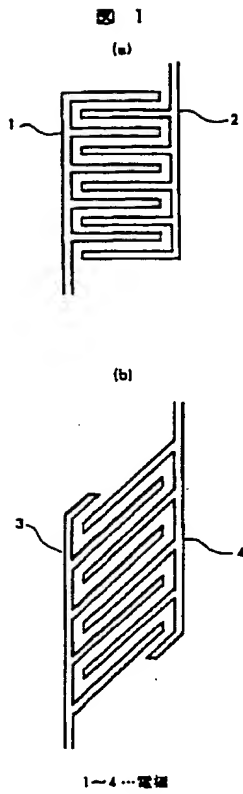
【符号の説明】

1, 2, 3, 4…電極、5…液晶分子、6…ガラス基板、7, 7a, 7b…ドレイン電極、8, 8a, 8b…ゲート電極、9, 9a, 9b, 9c, 9d…ソース電極、10, 10a, 10b, 10c, 10d…薄膜トランジスタ、11…コモン電極、12a…アモルファスシリコン、12b…オーミック接合部、13…ゲート絶縁膜、14…保護膜、15…絶縁層、16a…上基板側の偏光板の偏光軸の方向、16b…下基板側の偏光板の偏光軸の方向、17…遮光層。

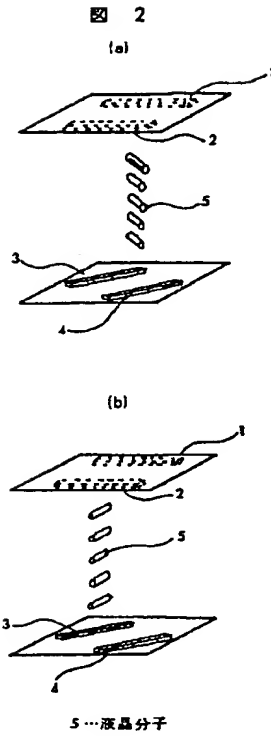
【図4】



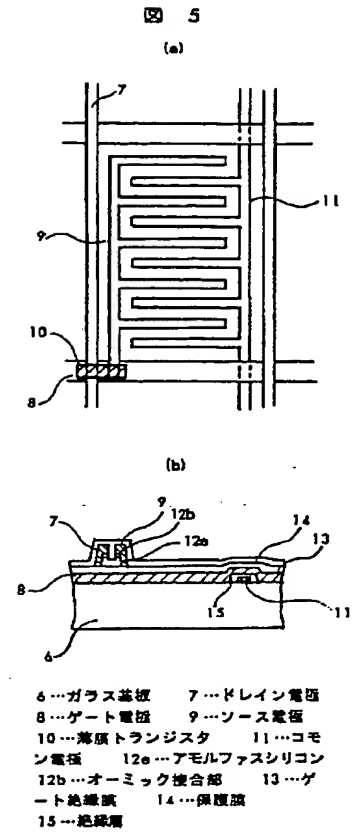
【図1】



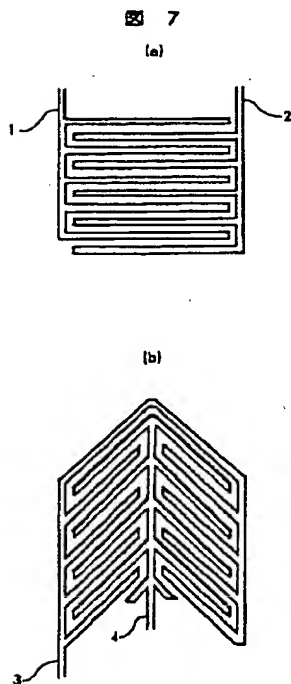
【図2】



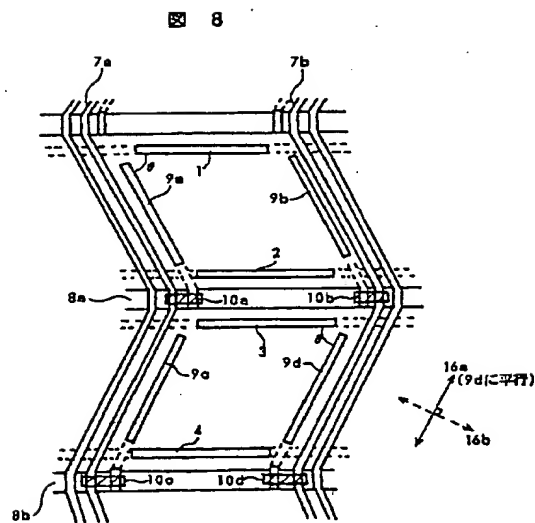
【図5】



【図7】



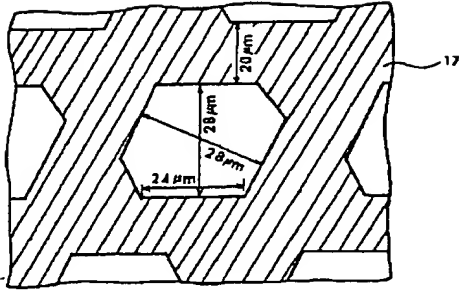
【図8】



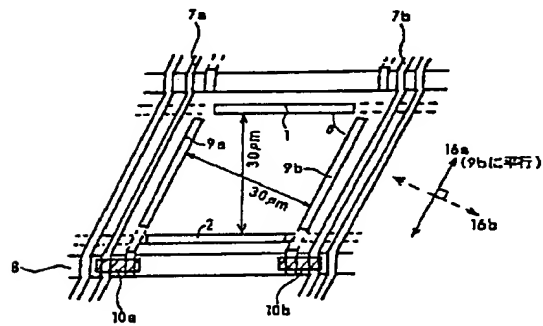
【図6】

図 6

(a)



(b)



14a...上基板側の偏光板の偏光軸の方向
14b...下基板側の偏光板の偏光軸の方向

17...透光層